

SEMICONDUCTOR LASER ELEMENT AND ITS MANUFACTURING METHOD

PUB. NO.: 11-354880 [JP 11354880 A]
PUBLISHED: December 24, 1999 (19991224)
INVENTOR(s): ASHIDA MASAYOSHI
UCHIDA TOMOJI
APPLICANT(s): ROHM CO LTD
APPL. NO.: 10-154916 [JP 98154916]
FILED: June 03, 1998 (19980603)
INTL CLASS: H01S-003/18

ABSTRACT

PROBLEM TO BE SOLVED: To provide a semiconductor laser element for stabilizing laser characteristics by eliminating dispersion in the height of a step part, and its manufacturing method.

SOLUTION: When a step part 36 is formed by etching a contact layer 30, progress in etching for an upper clad layer 26 is stopped by an etching stop layer 28 that is formed on the entire upper surface of the upper clad layer 26. Therefore, by setting the etching time to be longer and completely eliminating the thick part of the contact layer 30 through etching, the height of the step part 36 is made uniform at the same height as the thickness of the contact layer 30, thus dispersion in the height of the step part 36 is eliminated, and laser characteristics is stabilized and preventing reduction in yield is prevented.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-354880

(43) 公開日 平成11年(1999)12月24日

(51) Int.Cl.⁶

H 0 1 S 3/18

識別記号

F I

H 0 1 S 3/18

審査請求 未請求 請求項の数6 OL (全 6 頁)

(21) 出願番号 特願平10-154916

(22) 出願日 平成10年(1998)6月3日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 芦田 雅由

京都府京都市右京区西院溝崎町21

株式会社内

(72) 発明者 内田 智士

京都府京都市右京区西院溝崎町21

株式会社内

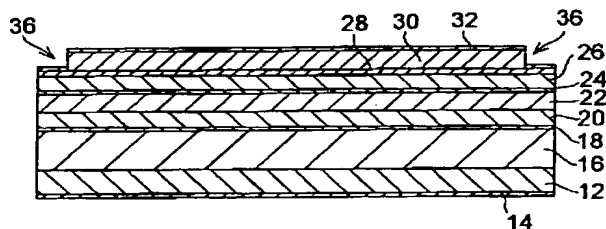
(74) 代理人 弁理士 山田 義人 (外1名)

(54) 【発明の名称】 半導体レーザ素子およびその製造方法

(57) 【要約】

【構成】 コンタクト層30をエッチングして段差部36を形成する際には、上部クラッド層26の上面全体に形成されたエッチングストップ層28によって上部クラッド層26に対するエッチングの進行が阻止される。したがって、エッチング時間を長めに設定してコンタクト層30の肉厚分を完全にエッチング除去すると、段差部36の高さがコンタクト層30の肉厚と同じ高さで均一化する。

【効果】 段差部36の高さのばらつきをなくしてレーザ特性を安定させることができ、歩留りの低下を防止できる。



【特許請求の範囲】

【請求項 1】半導体基板と、前記半導体基板の上に積層された下部クラッド層、活性層、上部クラッド層およびコンタクト層と、前記コンタクト層の上面に形成された電極と、前記活性層に電流非注入領域を設けるために前記コンタクト層をエッチングして形成された段差部とを備える、半導体レーザ素子において、前記上部クラッド層の上面全体に形成されたエッチングストップ層をさらに備え、前記エッチングストップ層上に前記コンタクト層が形成されたことを特徴とする、半導体レーザ素子。

【請求項 2】前記段差部は前記活性層のレーザ光出射端面近傍に形成される、請求項 1 記載の半導体レーザ素子。

【請求項 3】前記エッチングストップ層はリン（P）を含有する結晶膜を含む、請求項 1 または 2 記載の半導体レーザ素子。

【請求項 4】半導体基板の上に下部クラッド層、活性層および上部クラッド層を形成し、前記上部クラッド層の上にコンタクト層を形成し、前記コンタクト層をエッチングして前記活性層に電流非注入領域を設けるための段差部を形成する、半導体レーザ素子の製造方法において前記上部クラッド層の上面全体にエッチングストップ層を形成し、その上に前記コンタクト層のエッチング速度よりも速いエッチング速度を有する前記コンタクト層を形成し、その後、前記コンタクト層をエッチングして前記段差部を形成するようにしたことを特徴とする、半導体レーザ素子の製造方法。

【請求項 5】前記エッチングストップ層をリン（P）を含有する結晶膜で形成し、硫酸系のエッチング液を用いて前記コンタクト層をエッチングするようにした、請求項 4 記載の半導体レーザ素子の製造方法。

【請求項 6】前記エッチングストップ層をリン（P）を含有する結晶膜で形成し、酒石酸系のエッチング液を用いて前記コンタクト層をエッチングするようにした、請求項 4 記載の半導体レーザ素子の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体レーザ素子およびその製造方法に関し、特にたとえば、コンタクト層をエッチングすることによって活性層に電流非注入領域を設けるための段差部を形成した、半導体レーザ素子およびそのような半導体レーザ素子の製造方法に関する。

【0002】

【従来の技術】この種の半導体レーザ素子およびその製造方法の一例が、平成 7 年 1 月 31 日付で公開された特開平 7-30190 号に開示されており、この半導体レーザ素子 1 を図 7 に示す。半導体レーザ素子 1 は半導体基板 2 を含み、半導体基板 2 の上には、下部クラッド層 3 a、活性層 4、第 1 上部クラッド層 3 b、電流ブロッ

ク層 5、蒸発防止層 6、第 2 上部クラッド層 3 c およびコンタクト層 7 が順次積層されており、半導体基板 2 の下面およびコンタクト層 7 の上面には下部電極 8 a および上部電極 8 b が形成されている。また、電流ブロック層 5 の中央部にはストライプ溝 5 a が形成されており、このストライプ溝 5 a に第 2 上部クラッド層 3 c が埋め込まれることによって第 2 上部クラッド層 3 c と第 1 上部クラッド層 3 b とが接続されている。さらに、コンタクト層 7 の両端部を除去して段差部 9 を設けることによって、活性層 4 のレーザ光出射端面近傍に、局所的な発熱によるレーザ特性の劣化を防止するための電流非注入領域が設けられている。

【0003】そして、半導体レーザ素子 1 を製造する際には、第 2 上部クラッド層 3 c の上面全体にコンタクト層 7 を積層し、このコンタクト層 7 を時間制御によりウェットエッチングして段差部 9 を形成していた。

【0004】

【発明が解決しようとする課題】段差部 9 の高さは、第 2 上部クラッド層 3 c の光を閉じ込める機能を損なうことなく電流非注入領域を形成するために、コンタクト層 7 の厚みと同じ高さにすることが望ましいが、従来技術では、コンタクト層 7 のエッチングを時間で制御していたので、エッチング液濃度やエッチング温度のばらつきに起因して段差部 9 の高さにはばらつきが生じていた。そのため、レーザ特性が安定しないという問題点があった。すなわち、段差部 9 の高さが高くなり過ぎた場合には、第 2 上部クラッド層 3 c の肉厚が薄くなるため、第 2 上部クラッド層 3 c の光を閉じ込める機能が損なわれ、一方、段差部 9 の高さが低くなり過ぎた場合には、段差部 9 にコンタクト層 7 が残されるため、電流の注入に伴う活性層 4 の局所的な発熱によってレーザ特性が劣化する恐れがあった。

【0005】それゆえに、この発明の主たる目的は、段差部高さのばらつきをなくしてレーザ特性を安定させることができる、半導体レーザ素子およびその製造方法を提供することである。

【0006】

【課題を解決するための手段】この発明は、半導体基板と、半導体基板の上に積層された下部クラッド層、活性層、上部クラッド層およびコンタクト層と、コンタクト層の上面に形成された電極と、活性層に電流非注入領域を設けるためにコンタクト層をエッチングして形成された段差部とを備える、半導体レーザ素子において、上部クラッド層の上面全体に形成されたエッチングストップ層をさらに備え、エッチングストップ層上にコンタクト層が形成されたことを特徴とする、半導体レーザ素子である。

【0007】

【作用】コンタクト層をエッチングして段差部を形成する際には、上部クラッド層の上面全体に形成されたエッ

チングストップ層によって上部クラッド層に対するエッチングの進行が阻止される。したがって、エッチング時間を長めに設定してコンタクト層の肉厚分を完全にエッチング除去すると、段差部の高さがコンタクト層の肉厚と同じ高さに均一化する。

【0008】

【発明の効果】段差部高さを所定高さに均一に制御できるので、レーザ特性を安定させることができ、レーザ特性のばらつきによる歩留りの低下を防止できる。この発明の上述の目的、その他の目的、特徴および利点は、図面を参照して行う以下の実施例の詳細な説明から一層明らかとなろう。

【0009】

【実施例】図1～図4に示すこの実施例の半導体レーザ素子10は、たとえばGaAsからなる第1導電型（以下、「n型」という。）の半導体基板12を含み、半導体基板12の下面には、Auを主体とした下部電極（n側電極）14が形成される。一方、半導体基板12の上面には、たとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなるn型の下部クラッド層16、たとえば $Al_xGa_{1-x}As$ ($0 \leq x \leq 0.15$) 層と $Al_xGa_{1-x}As$ ($0.15 \leq x \leq 0.35$) 層とを交互に積層した量子井戸構造を有するノンドープまたはn型もしくは第2導電型（以下、「p型」という。）の活性層18、たとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなるp型の第1上部クラッド層20、たとえばGaAsからなるn型の電流ブロック層22、たとえば $Al_xGa_{1-x}As$ ($0.1 \leq x \leq 0.7$) からなるn型の蒸発防止層24、たとえば $Al_xGa_{1-x}As$ ($0.35 \leq x \leq 0.7$) からなるp型の第2上部クラッド層26、たとえば $In_y(Ga_{1-x}Al_{1-x})_{y-1}P$ ($0.7 \leq x \leq 1.0, 0.4 \leq y \leq 0.6$) からなるp型のエッチングストップ層28およびたとえばGaAsからなるp型のコンタクト層30がこの順に積層され、コンタクト層30の上面にはAuを主体とした上部電極（p側電極）32が形成される。また、電流ブロック層22の中央部には一端から他端へ延びるストライプ溝34が形成され、このストライプ溝34に第2上部クラッド層26が埋め込まれて第2上部クラッド層26と第1上部クラッド層20とが接続（図3）される。さらに、コンタクト層30の両端部を除去して段差部36を形成することによって、活性層18のレーザ光出射端面近傍に電流非注入領域が設けられる。

【0010】以下には、図5および図6に従って、半導体レーザ素子10の具体的な製造方法を説明する。なお、本実施例においては、特公平1-37873号公報に開示されたセルフアライン構造型半導体レーザ素子のうち、特に制御性および量産性に秀れたSAM (self-aligned-structure-by-MBE) 構造型半導体レーザ素子の製造方法を用いて説明す

る。

【0011】まず、分子線エピタキシャル成長 (molecular beam epitaxy) 装置（以下、「MBE装置」という。）内に半導体基板12を入れて、蒸発源にそれぞれ収納されたGa等の原料物質を分子線の形で蒸発させ、この各原料物質を質量分析計でモニターしながら蒸発源の温度やシャッタをコンピュータで制御することにより、上述した所望の組成の化合物層を所定の厚みでエピタキシャル成長させる。すなわち、図5(A)に示すように、半導体基板12の上に下部クラッド層16を10000～20000Å、活性層18を80～1000Å、第1上部クラッド層20を1000～4000Å、電流ブロック層22を4000～8000Å、蒸発防止層24を600～800Åの厚さにそれぞれ順次積層し、さらにその上にたとえばGaAsからなるノンドープの表面保護層38を300～500Åの厚さに積層する。続いて、半導体基板12をMBE装置から取り出し、図5(B)に示すように、ホトレジスト膜40でマスクして表面保護層38、蒸発防止層24および電流ブロック層22を選択的にエッチングし、2～6μm程度の幅を有するストライプ溝34を形成する。このとき、エッチングを制御することによって、ストライプ溝34の底部に第1上部クラッド層20の表面を覆う所定膜厚（たとえば1000Å程度）の保護膜22aを残す。

【0012】そして、ホトレジスト膜40を除去した後、この構造体を再度MBE装置に入れて、図5(C)に示すように、ヒ素分子線を当てながら740～760℃程度に昇温することによって、表面保護層38および保護膜22aを蒸発させる。このとき、電流ブロック層22の上面には蒸発防止層24が形成されているので、電流ブロック層22の電流ブロック部22bが蒸発するのが防止される。すなわち、温度上昇にともなってGaAsの蒸発速度は速くなるが、AlGaAsの蒸発速度は殆ど変化しないため、GaAsからなる保護膜22a、表面保護層38およびエッチング工程により付着した不純物が選択的に蒸発され、AlGaAsからなる第1上部クラッド層20および蒸発防止層24は蒸発されず、その結果、蒸発防止層24の下方にある電流ブロック部22bが保護される。なお、この工程によって保護膜22aが除去されると、ストライプ溝34の下方にある第1上部クラッド層20の表面が露出されるが、この工程はMBE装置内で行われるため、露出部分に不純物等が付着することはない。

【0013】続いて、半導体基板12の温度を580～600℃程度に設定し、図5(D)に示すように、ストライプ溝34および蒸発防止層24の上面に第2上部クラッド層26を6000～18000Å、エッチングストップ層28を300～3000Å、コンタクト層30を10000～30000Åの厚さに順次積層する。そして、図6(E)に示すように、コンタクト層30をバ

ターン形成したホトレジスト膜 42 でマスクしてエッチングし、コンタクト層 30 の両端部を除去することによって段差部 36 を形成する。このエッチング工程では、コンタクト層 30 のエッチング速度よりもエッチングストップ層 28 のエッチング速度が遅くなるように、リン(P)系の結晶膜に対してエッチングストップする性質を有するたとえば硫酸系や酒石酸系のエッチング液を用いる。したがって、図 6 (E) に示すように、GaAs からなるコンタクト層 30 はエッチングされるが $\text{In}_y(\text{Ga}_x\text{Al}_{1-x})_{y-1}\text{P}$ からなるエッチングストップ層 28 はエッチングされないため、段差部 36 の高さがコンタクト層 30 の厚みよりも高くなることはない。

【0014】そして、図 6 (F) に示すように、半導体基板 12 の下面に下部電極 14 を蒸着等によって形成するとともに、コンタクト層 30 の上面に上部電極 32 を蒸着等によって形成する。このとき、段差部 36 におけるエッチングストップ層 28 の上面にも上部電極 32 と同材料からなる膜 44 が形成されるが、この膜 44 と上部電極 32 とは段差によって完全に分離されているので、膜 44 が電極として機能することはない。したがって、活性層 18 における段差部 36 の下方部分に電流非注入領域が形成されることになる。

【0015】この実施例によれば、第 2 上部クラッド層 26 の上面全体に形成したエッチングストップ層 28 によって第 2 上部クラッド層 26 に対するエッチングの進行を阻止できる。したがって、エッチング時間を長めに設定してコンタクト層 30 の肉厚分を完全にエッチング除去することによって、段差部 36 の高さをコンタクト層 30 の肉厚と同じ高さに均一化でき、高さのばらつきに起因するレーザ特性の劣化を防止できる。

【0016】なお、上述の実施例では、本発明を AlGaAs 系レーザに適用した場合を示したが、たとえば InGaAlP 系レーザや InGaAsP 系レーザ等のような他の材料系レーザにも同様に適用できる。また、第 1 導電型の半導体を n 型半導体とし、第 2 導電型の半導体を p 型半導体としているが、第 1 導電型の半導体を p 型半導体とし、第 2 導電型の半導体を n 型半導体として

もよい。

【0017】また、エッチングストップ層 28 としては、上述の InGaAlP に代えて、GaP、InGaP または InAlP 等のような他のリン(P)系結晶膜を用いるようにしてもよく、活性層 18 としては、上述の量子井戸活性層に代えて、クラッド層よりも屈折率の大きい材料からなる通常のバルク活性層を用いるようにしてもよい。

【0018】また、上述の実施例では、MBE 装置を用いて化合物層を形成した場合を示したが、有機金属化学気相成長法(MOCVD)を用いて化合物層を形成するようにしてもよい。さらに、上述の実施例では、段差部 36 を活性層 18 のレーザ光出射端面近傍に形成した場合を示したが、局所的な発熱が問題となる他の部分に段差部 36 を形成するようにしてもよい。

【図面の簡単な説明】

【図 1】この発明の一実施例を示す斜視図である。

【図 2】図 1 における II-II 線断面図である。

【図 3】図 1 における III-III 線断面図である。

【図 4】図 1 における IV-IV 線断面図である。

【図 5】図 1 実施例の製造方法を示す図解図である。

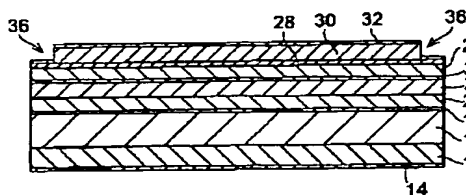
【図 6】図 1 実施例の製造方法を示す図解図である。

【図 7】従来技術を示す図解図である。

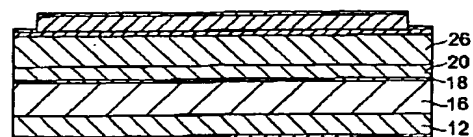
【符号の説明】

- 10 …半導体レーザ素子
- 12 …半導体基板
- 14 …下部電極
- 16 …下部クラッド層
- 18 …活性層
- 20 …第 1 上部クラッド層
- 24 …蒸発防止層
- 26 …第 2 上部クラッド層
- 28 …エッチングストップ層
- 30 …コンタクト層
- 32 …上部電極
- 34 …ストライプ溝
- 36 …段差

【図 2】



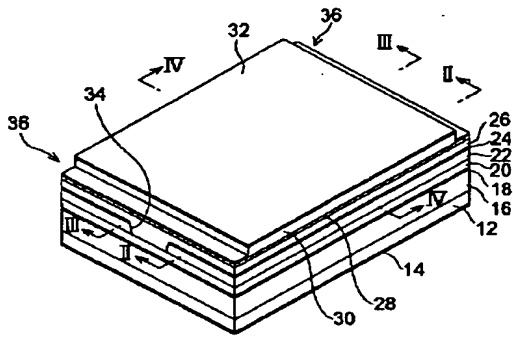
【図 3】



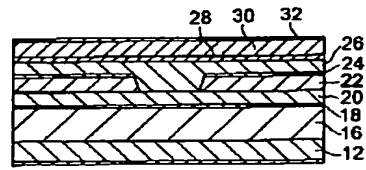
(5)

特開平 1 1 - 3 5 4 8 8 0

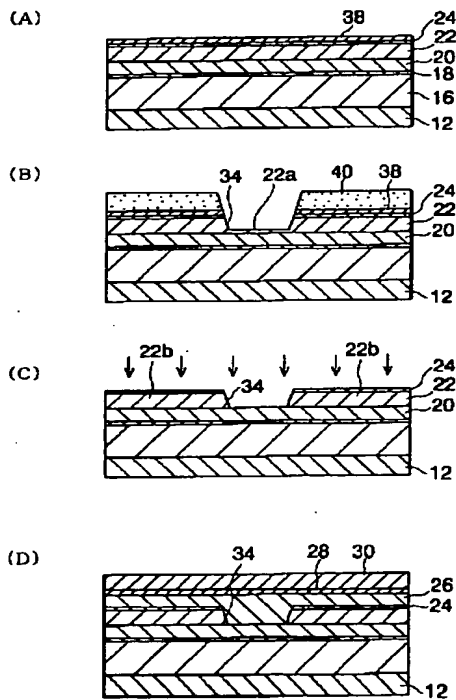
【図 1】



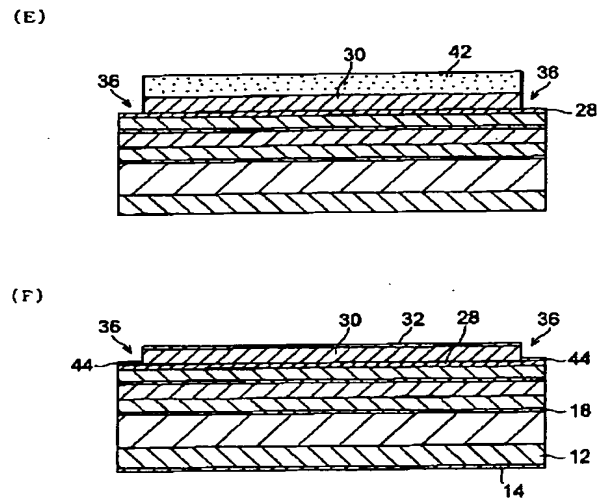
【図 4】



【図 5】



【図 6】

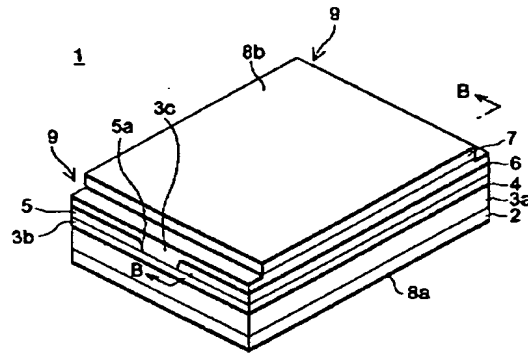


(6)

特開平 1 1 - 3 5 4 8 8 0

【図 7】

(A)



(B)

